

メディア・ロボット実験

デジタル回路実習（担当：河野）

<http://hsi.ksc.kwansei.ac.jp/media-ex/>

<http://www.hcilab.jp/~kono/>

1

実習内容（デジタル回路）

- 概要
 - コンピュータおよびその入出カインタフェースの基礎構造と動作原理を実体験に基づき学習し理解を深めるために、机上で設計するだけでなく実際に電子回路・ロジック回路を作成して動作を確認する。基本的な計測機器の取り扱いに習熟することも目的とする。
- 実施日程
 - 第1回
 - ブレッドボード、ロジックICなどの使い方説明
 - ゲートICの動作チェック
 - 必修課題1（組み合わせ論理回路設計）設計・実装
 - 第2回
 - 前回宿題（必修課題1） \times 切。動作チェック
 - 必修課題2（順序回路）設計・実装
 - 第3回
 - 前回宿題（必修課題2） \times 切。動作チェック
 - 必修課題3（順序回路と演算回路を用いた回路の設計と実装）設計・実装
 - 必修課題3の動作チェック
 - 応用課題設計・実装
 - 応用課題の動作チェック
- 採点基準
 - 必修課題1-3すべてを実装し、最終 \times 切までにチェックを受けないと合格点に達しない。回路が正常に動作している状態を見せること。
 - 必修課題1：15点、必修課題2,3：25点、出席点：5点/回、提出遅れ：5点減
 - （上記に加えて）応用課題（20点）を実装・提出すれば優相当の点数に
 - 第3回から2週間後の実習時間終了時刻を最終 \times 切とする。
 - 貸し出し機材を返却しない者は本実習の評価を0点とする。

2

機材・資料確認（1）

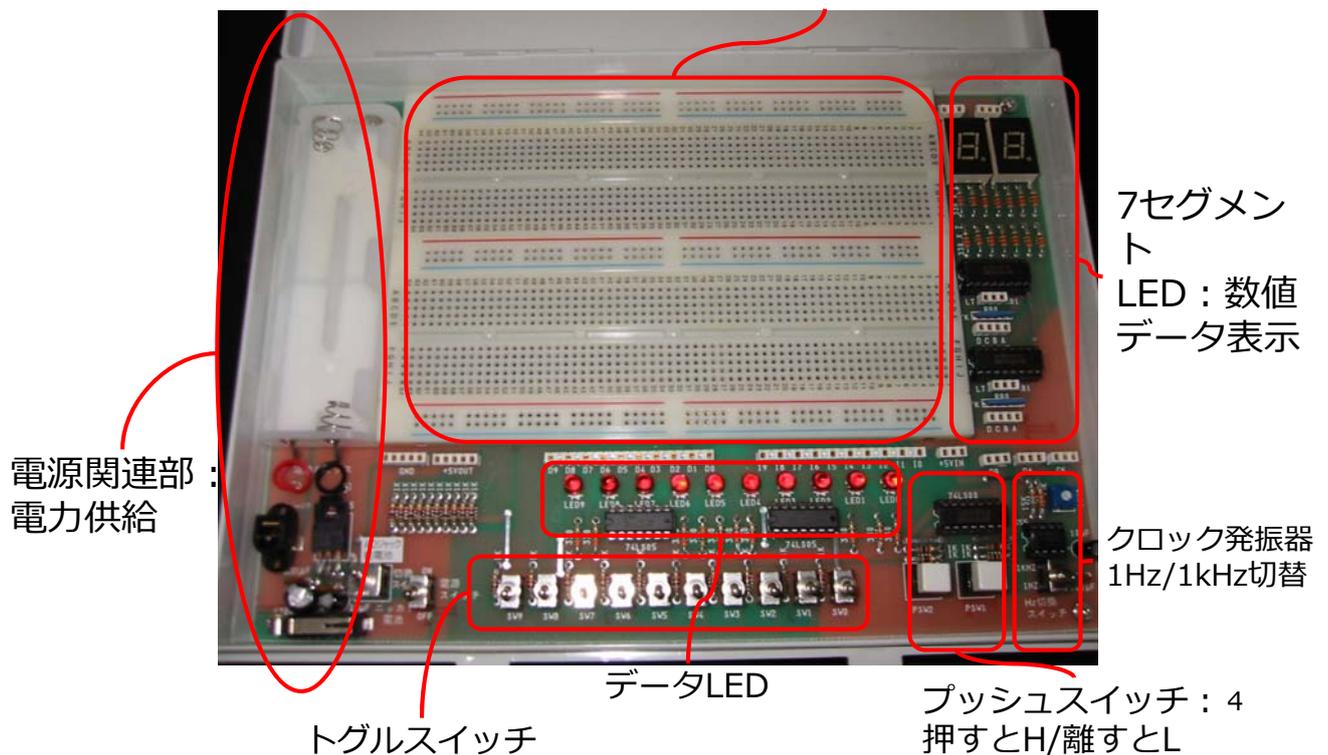
- 機材
 - サンハヤト製ロジック学習キットCT311R
 - ACアダプタ
 - ジャンプワイヤキット
 - IC取り外し用クリップ
- 配布資料
 - 実習レジユメ
 - IC規格表（抜粋）

3

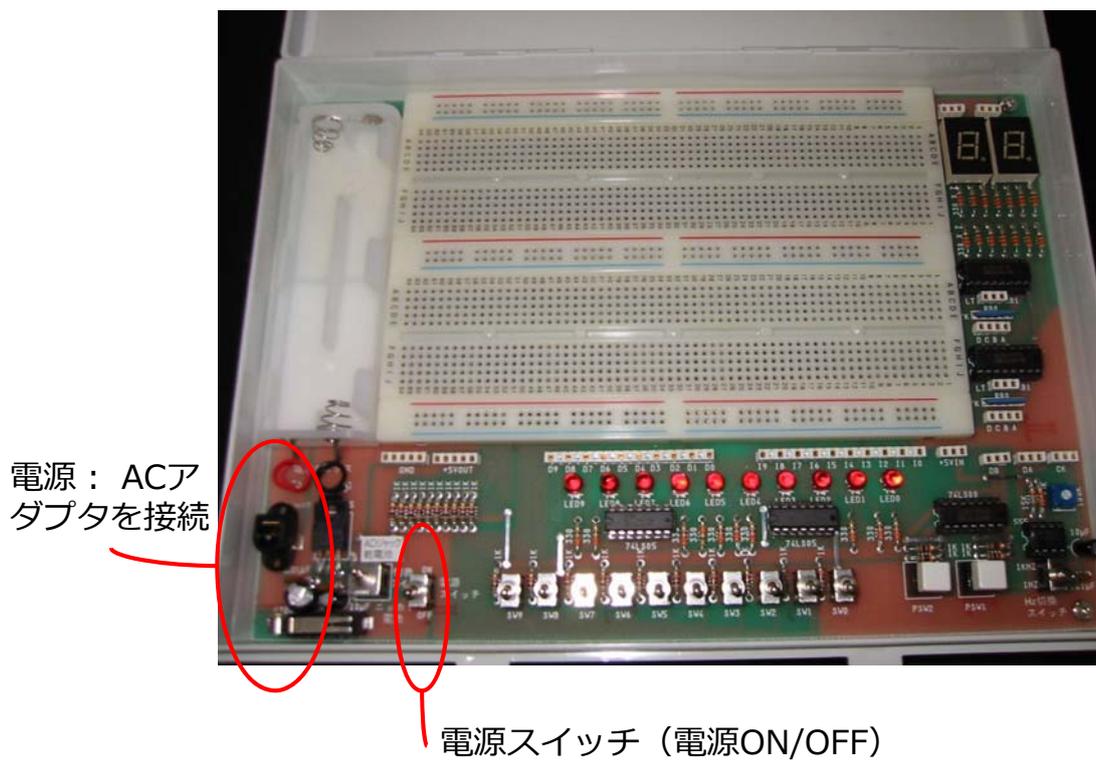
利用機材：

サンハヤト製ロジック学習キットCT311R

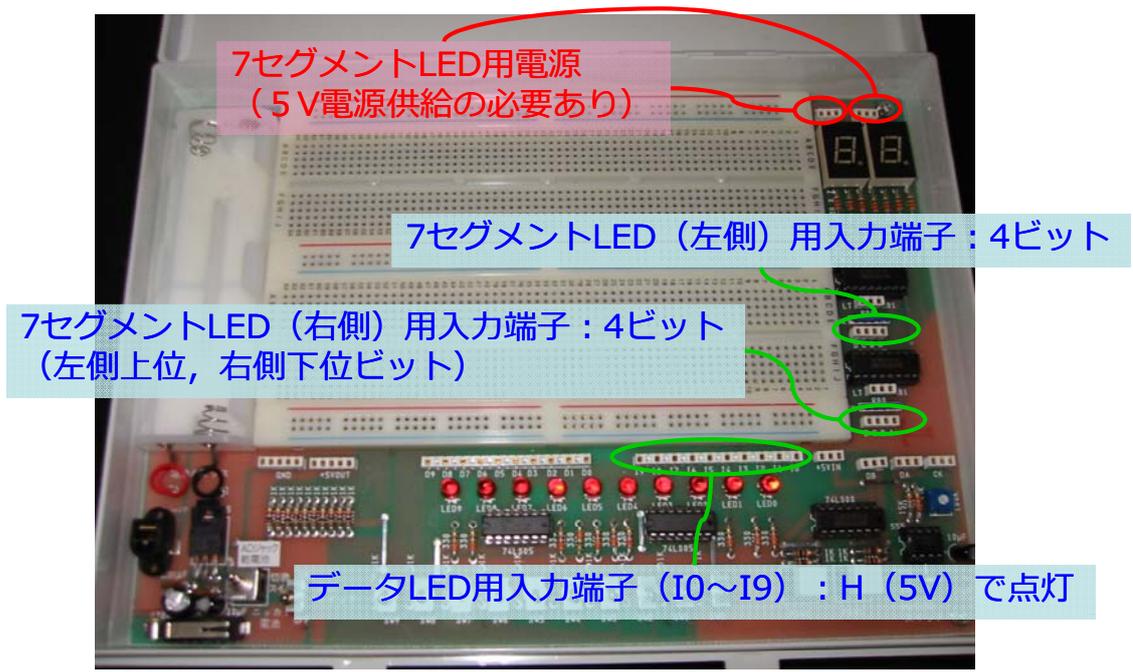
ブレッドボード部：回路を実装



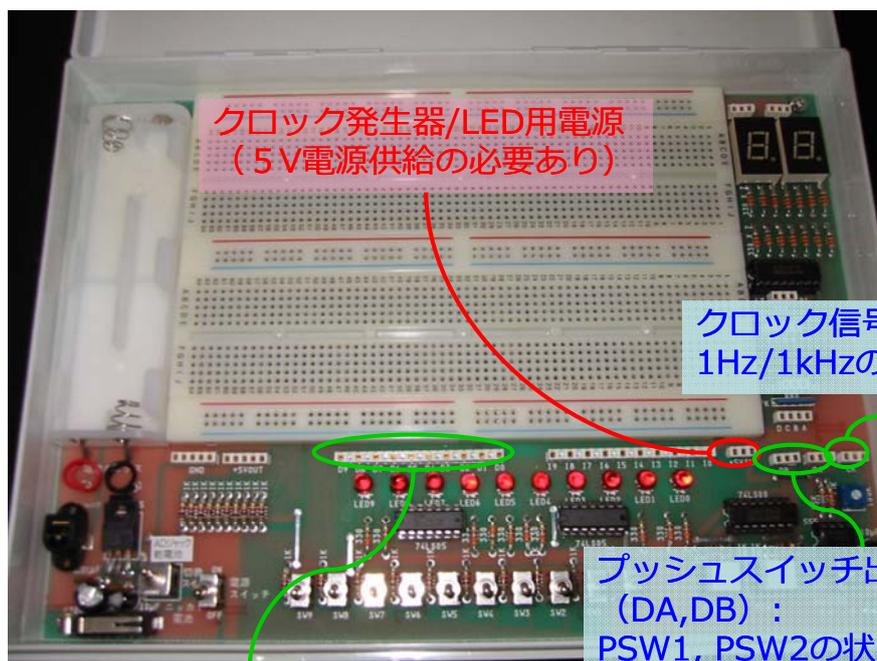
電源関連



データ表示



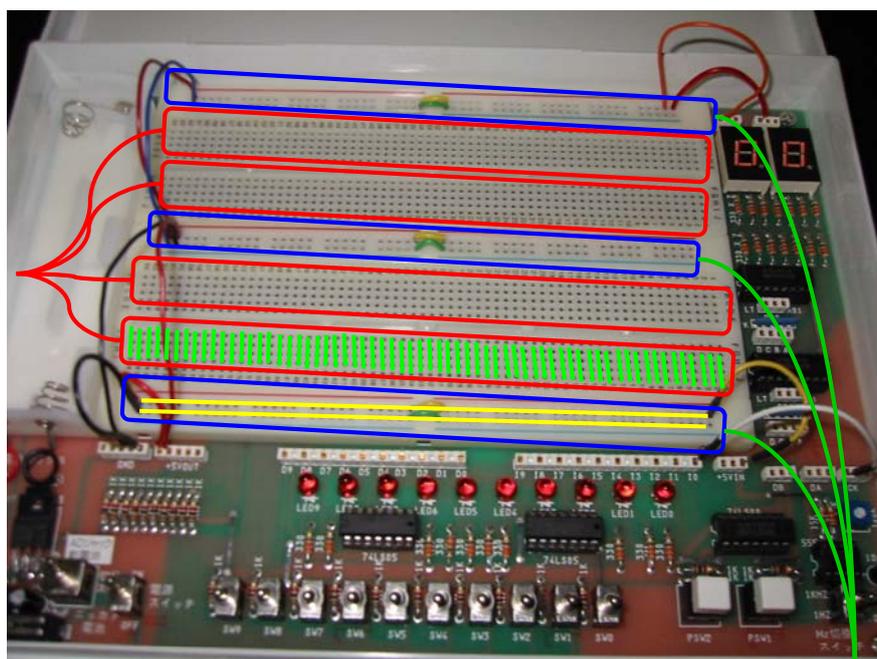
データ入力



トグルスイッチ出力端子 (D0~D9) :
対応するスイッチが上向きでH (5V) , 下向きがL (0V)

7

ブレッドボードの構造



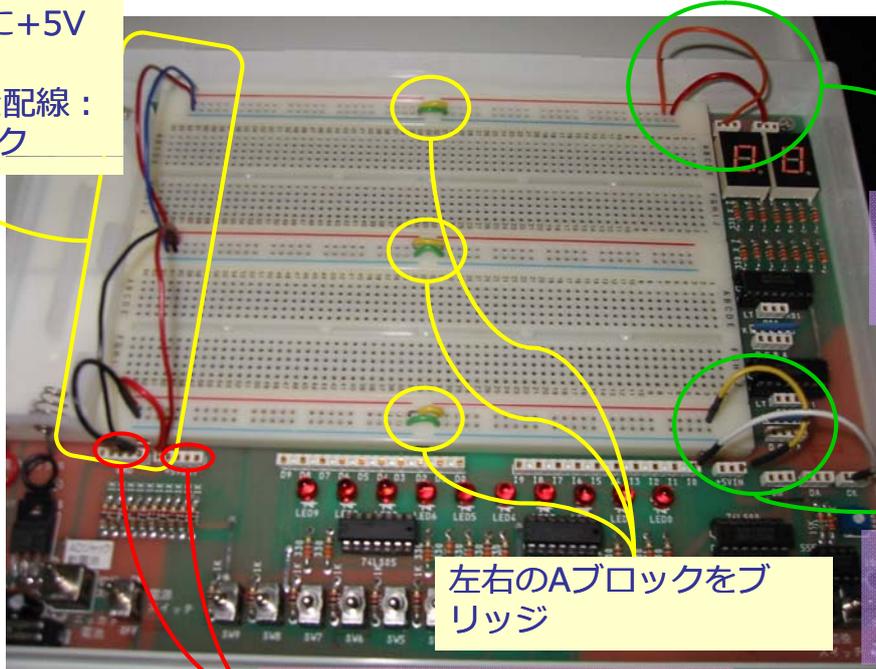
Bブロック:
縦に導通

Aブロック: 横に導通 8
(電源供給等に利用)

準備配線:

Aブロックに+5Vと0V (GND) を供給

各Aブロックに+5V
(上側)と
0V (下側)を配線:
2本×3ブロック



クロック回路/
データLEDに
+5Vを供給

クロック回路/
データLEDに
+5Vを供給

左右のAブロックをブ
リッジ

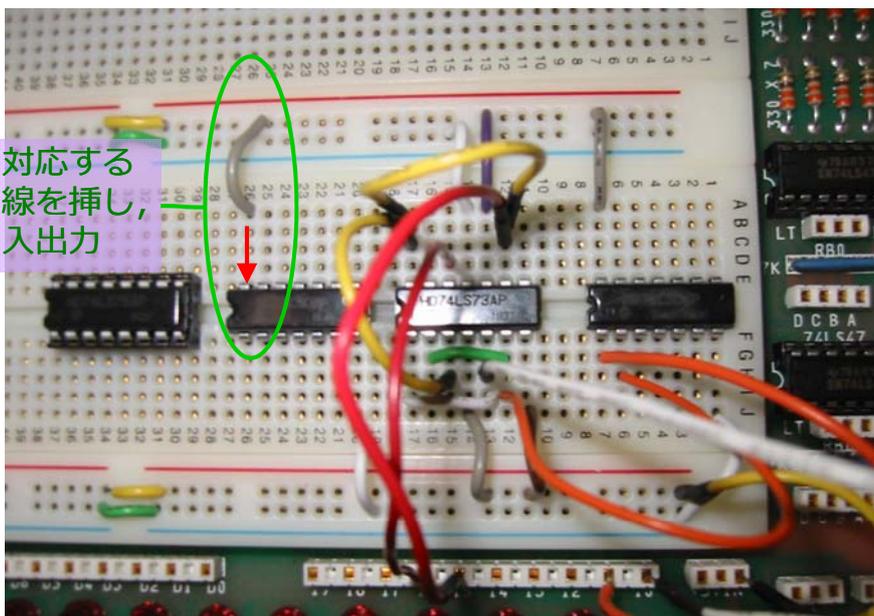
+5V出力端子とGND出力端子

9

TTL-ICの配置

2つのBブロックをまたぐように挿す

所望のピンに対応する
端子にリード線を挿し、
信号・電力を入出力



- ピンが浮かないように強く差し込む
- ピンを折らないように注意!

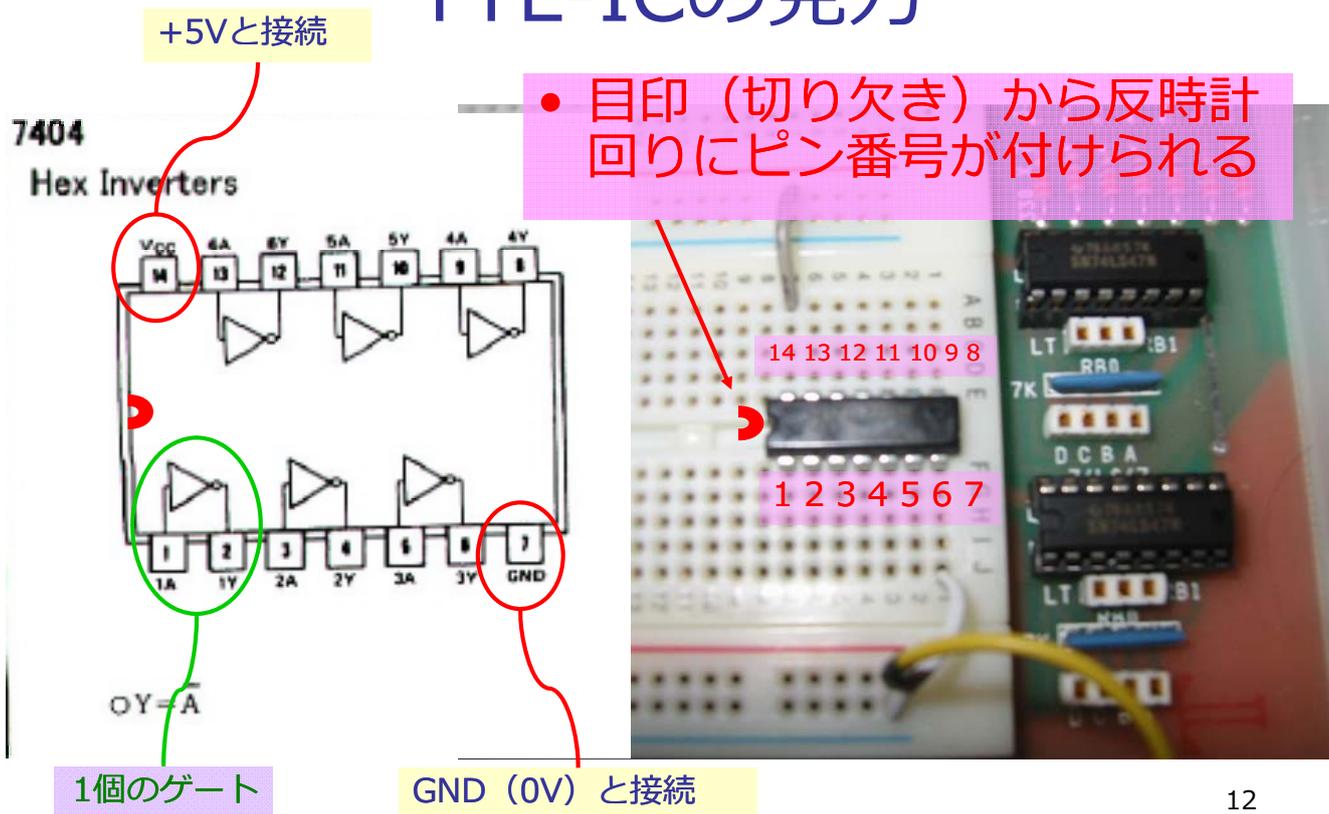
10

利用可能なTTL-IC（1）

- 基本ゲート
 - 7400: 2入力NAND
 - 7402: 2入力NOR
 - 7408: 2入力AND
 - 7432: 2入力OR
 - 7486: 2入力XOR
 - 7404: 1入力NOT

11

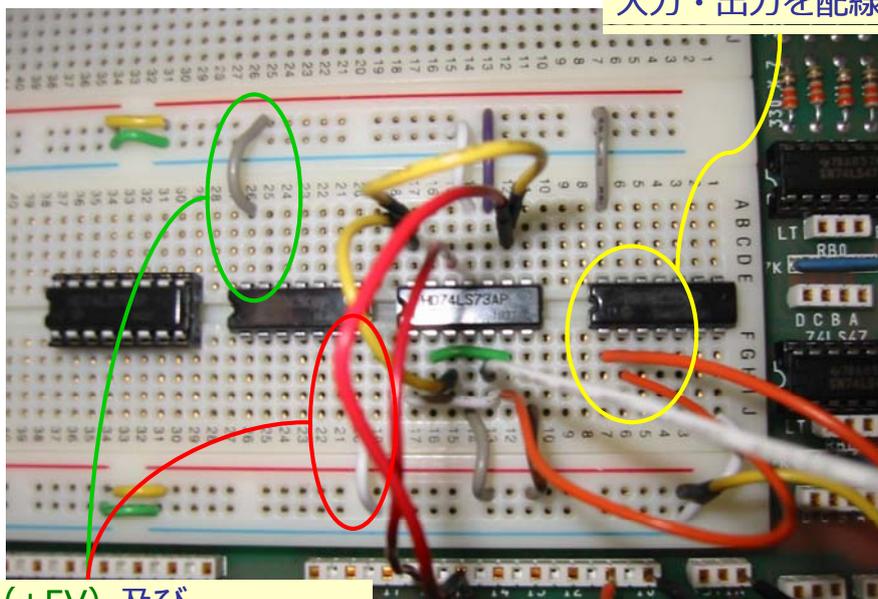
TTL-ICの見方



12

ボード上への実装

規格表を見ながら、
入力・出力を配線



まずはVCC (+5V) 及び
GND (0V) を接続
※リード線の色を決めておくなどして
間違えないように工夫すること

• IC, 配線の抜き差し時は電源OFF!!

利用可能なTTL-IC (2)

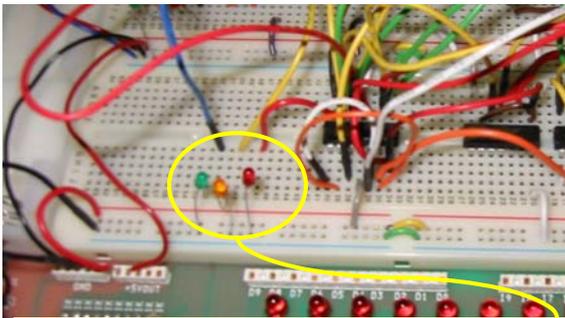
- 多入力ゲート
 - 7410: 3入力NAND
 - 7411: 3入力AND
 - 7420: 4入力NAND
 - 7421: 4入力AND
- 複合ゲート
 - 7451, 7454, 7455
- 必要な場合は申し出ること
 - 課題達成に必ずしも必要ではない

利用可能なTTL-IC (3)

- フリップフロップ
 - 74112: JK-FF (ネガティブエッジトリガ, プリセット機能付) × 4
- 演算器
 - 74283: 4bit 全加算器

15

その他利用可能な部品



抵抗付LED (緑・黄・赤) :
LEDの駆動には本来抵抗が必要だが,
5V動作の抵抗が組み込んであり,
アノード (足が長い側) を信号線,
カソード (足が短い側) をGNDと結線すれば
信号がH (+5V) で点灯, L (0V) で消灯する.

16

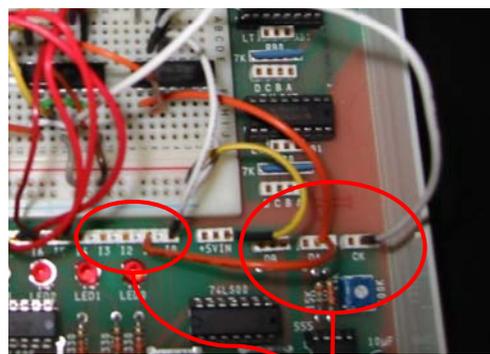
機材・資料確認（2）

- ゲートIC
 - 7400 (2入力NAND) 4
 - 7402 (2入力NOR) 1
 - 7404 (1入力NOT) 2
 - 7408 (2入力AND) 3
 - 7411 (3入力AND) 1
 - 7432 (2入力OR) 2
 - 74112 (JK-FF) 4
 - 7486 (2入力XOR) 2
 - 74283 (4Bit FA) 1
- その他
 - バイパス回路用1 μ Fコンデンサ 105Z 4
 - 抵抗付きLED (緑, 黄, 赤) 各1

17

実習1：学習キット動作確認（1）

クロック回路, プッシュスイッチの動作確認

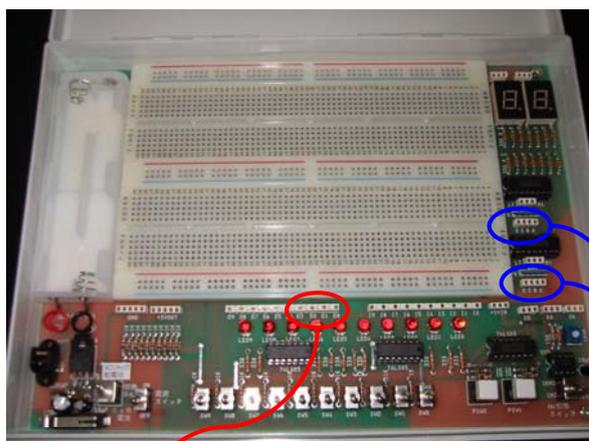


- クロック周波数切り替えスイッチを1Hzに
- クロック出力 (CK), プッシュスイッチ出力 (DA, DB) をLED入力 (I0~I2) に結線
- 電源ONでクロックに結線したLEDの点滅を確認
- プッシュスイッチの操作でLEDのON/OFFを確認

18

実習 1 : 学習キット動作確認 (2)

7セグメントLEDの動作確認



- トグルスイッチ出力 (D3~D0) と7セグメントLED入力 (D~A : 2箇所) を結線
- トグルスイッチ (SW3~SW0) で4ビット正整数を入力し, 7セグメントLEDが正しく動作することを確認

19

実習 1 : 基本ゲートの動作確認 (1)

- 次の表を完成させよ

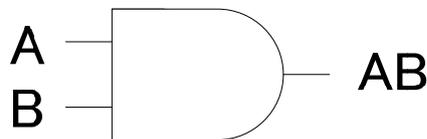
A	B	AND (AB)	OR ($A+B$)	XOR ($A\oplus B$)	NAND (\overline{AB})	NOR ($\overline{A+B}$)
0	0					
0	1					
1	0					
1	1					

20

実習 1 : 基本ゲートの動作確認 (2)

- ANDゲート

- 2入力ANDゲート (7408) に2つのトグルスイッチ (D9とD8) からの入力を受け付け, LED (I0) にその結果を表示させる回路を実装する.
- トグルスイッチの組み合わせを変更してみて, 動作を確認する

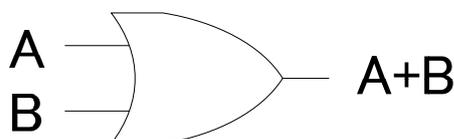


21

実習 1 : 基本ゲートの動作確認 (3)

- ORゲート

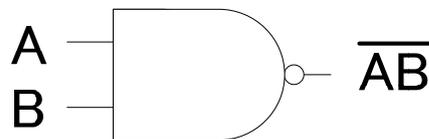
- ORゲート (7432) にANDゲートと同じトグルスイッチ (D0とD1) からの入力を受け付け, LED (I2) にその結果を表示させる回路を実装する
- トグルスイッチの組み合わせを変更してみて, 動作を確認する



22

実習 1 : 基本ゲートの動作確認 (4)

- NANDゲート
 - NANDゲート (7400) にトグルスイッチ (D0とD1) からの入力を受け付け, LED (I5) にその結果を表示させる回路を実装する
 - トグルスイッチの組み合わせを変更してみて, 動作を確認する

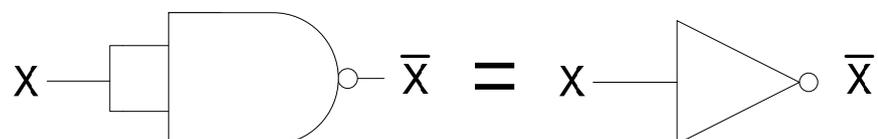


23

実習 1 : 基本ゲートの動作確認 (5)

- ゲート変換 (1)
 - 7400 (2入力NANDゲート×4) 1個を用いて, 2入力ANDと同等の回路を構成し, LED (I1) にその結果を表示させる回路を実装する

ヒント



24

実習 1 : 基本ゲートの動作確認 (5)

- ゲート変換 (2)
 - 7400 (2入力NANDゲート×4) 1個を用いて, 2入力ORと同等の回路を構成し, LED (I3) にその結果を表示させる回路を実装する

ヒント: ド・モルガンの法則

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{\overline{A} + \overline{B}} = A \cdot B$$

$$\overline{? \cdot ?} = A + B$$

25

必修課題 1

- 2ビットの正整数どうしの比較回路を基本ゲートのみを用いて設計せよ
 - 入力
 - A : SW9とSW8の2ビット (SW9が上位ビット)
 - B : SW1とSW0の2ビット (SW1が上位ビット)
 - 出力
 - A > B : LED9点灯
 - A = B : LED 8 点灯
 - A < B : LED 7 点灯

26

必修課題2

- JK-FF (74112) を用いて、クロック信号入力の**立ち上がり**に同期してクロック信号入力を0~7までカウントする同期式8進カウンタ (7の次の値は0) を設計せよ。また、カウンタの値を7セグメントLEDに10進表示させると共に、プッシュスイッチの押下でカウンタ値を0にリセットできるようにすること。

- 入力

- クロック回路出力
- プッシュスイッチ (リセット)

- 出力

- 7セグメントLED : カウンタ値を10進表示

27

必修課題2 (注意点)

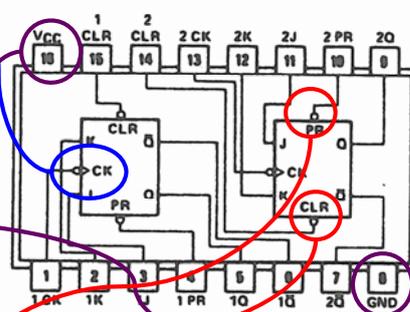
クロック端子 :

ネガティブエッジトリガ
= クロック入力の立ち
下がり動作

バイパスコンデンサ :

安定動作のためにVcc-GND間に
コンデンサを接続する

74112
Dual JK-FF (Neg Edge Trig, Set, Reset, Pos/Neg Out)



- クリア (CLR) 端子, プリセット (PR) 端子は負論理
☞ 入力0では他の入力を受け付けない (通常は1にしておき, FFに記憶している値を他の端子と独立にセット/クリアしたい時のみ0にする)

28

必修課題3

- 4ビット加算器（74283）を用いて必修課題2のカウンタの値と3個のトグルスイッチで構成される数値入力を正の整数として比較し，
 - $A > B$: 緑色
 - $A = B$: 黄色
 - $A < B$: 赤色
 - のLEDを点灯させる回路を設計せよ
- カウンタの値，及びトグルスイッチ入力値を7セグメントLEDに10進表示させると共に，プッシュスイッチの押下でカウンタ値をリセットできるようにすること。
 - 入力
 - クロック回路出力
 - トグルスイッチ（3個）
 - プッシュスイッチ（リセット）
 - 出力
 - 7セグメントLED（左）：8進カウンタの値を表示
 - 7セグメントLED（右）：トグルスイッチの値を表示
 - LED（3色）：カウンタ値の大小

29

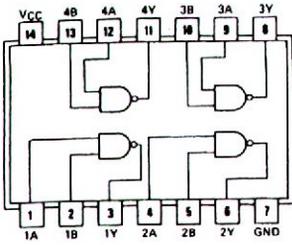
応用課題

- JK-FF（74112）を用いて，クロック信号入力の立ち下がりに同期してクロック信号入力を0～4までカウントする同期式5進カウンタを設計・実装せよ。更に，実装したカウンタ出力を必修課題3のトグルスイッチと差し替え，2つのカウンタ値の比較結果をLED表示できるようにせよ。
- カウンタの値を7セグメントLEDに10進表示させると共に，プッシュスイッチの押下でカウンタ値を共に0にリセットできるようにすること。
 - 入力
 - クロック回路出力
 - プッシュスイッチ（リセット）
 - 出力
 - 7セグメントLED（左）：8進カウンタAの値を表示
 - 7セグメントLED（右）：5進カウンタBの値を表示
 - LED（3色）：カウンタ値の大小

30

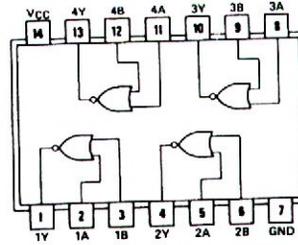
7400

Quad 2-Input NAND Gates



7402

Quad 2-Input NOR Gates (1/4/10/13pin=Out)

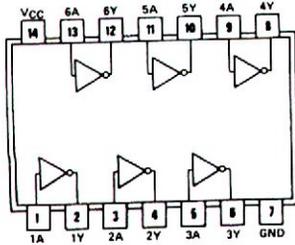


○一般のゲートと入出力の向きが逆なので注意すること

○ $Y = \overline{A+B}$

7404

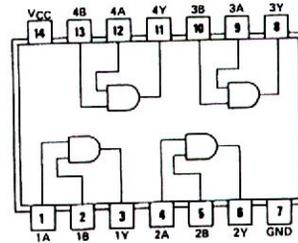
Hex Inverters



○ $Y = \overline{A}$

7408

Quad 2-Input AND Gates

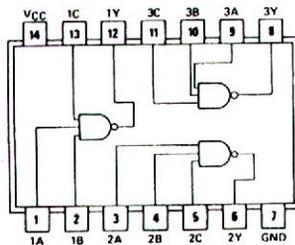


○7400のANDタイプ

○ $Y = A \cdot B$

7410

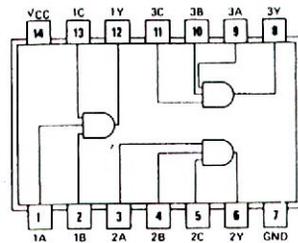
Triple 3-Input NAND Gates



○ $Y = \overline{A \cdot B \cdot C}$

7411

Triple 3-Input AND Gates

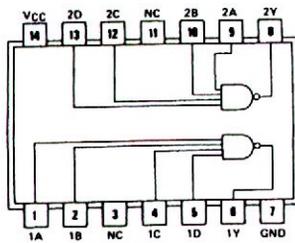


○7410のANDタイプ

$Y = A \cdot B \cdot C$

7420

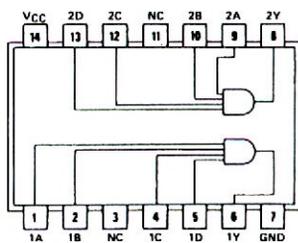
Dual 4-Input NAND Gates



○ $Y = \overline{A \cdot B \cdot C \cdot D}$

7421

Dual 4-Input AND Gates

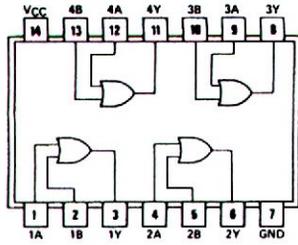


○7420のANDタイプ

○ $Y = A \cdot B \cdot C \cdot D$

7432

Quad 2-Input OR Gates



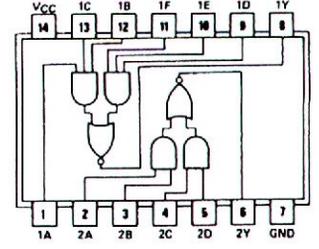
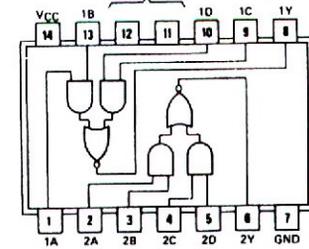
- 7402の OR タイプ
- 7402とは入出力の向きが逆

7451

Dual 2-Wide 2(3)-Input AND-OR-Inverters

74LS51
74ALS51

MAKE NO EXTERNAL CONNECTION



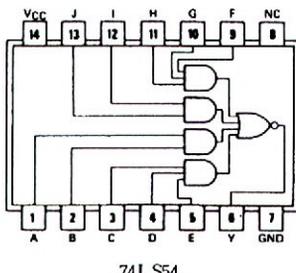
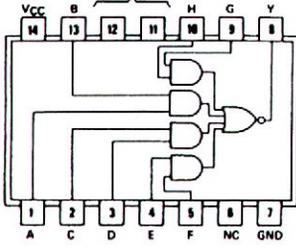
7451
74LS51

- 7450の EXP 端子を省いたタイプ
- LS タイプは半分だけ 2ワイド 3入力になっているので注意すること、他はNおよびSタイプと同じ
- $Y = \overline{AB + CD}$

7454

4-Wide 2(3)-Input AND-OR-Inverters

MAKE NO EXTERNAL CONNECTION



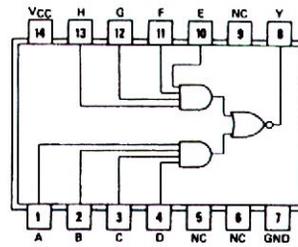
7454

74LS54
74ALS54

- 7453の EXP 端子を省いたタイプ
- LSタイプは3-2-2-3入力になっている、ピン接続もNタイプとかなり異なっているので注意すること

7455

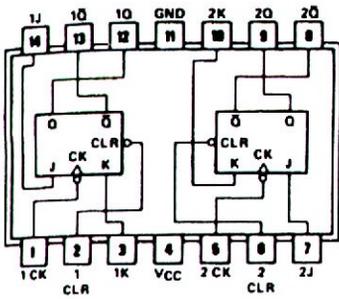
2-Wide 4-Input AND-OR-Inverters



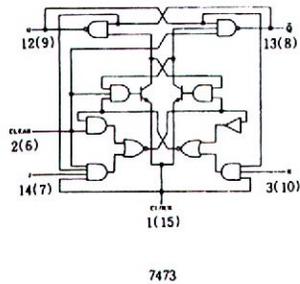
○ $Y = \overline{ABCD + EFGH}$

7473

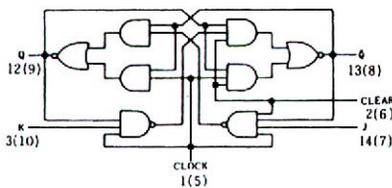
Dual JK-FF (Neg Edge Trig, Reset, Pos/Neg Out)



- マスタスレーブ型 (7473)
クロック
データ
- ネガティブリーディングエッジトリガ (74LS73)
クロック
データ
- クリア (N, LS共通)



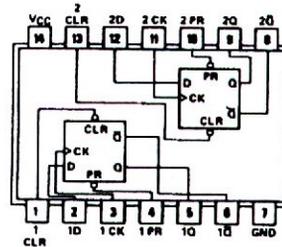
7473



74LS73

7474

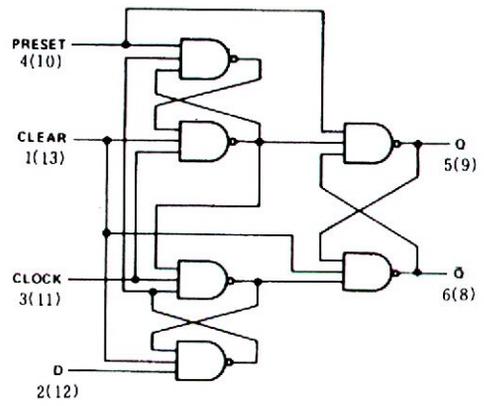
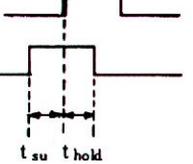
Dual D-FF (Pos Edge Trig, Set, Reset, Pos/Neg Out)



○ リーディングエッジトリガ (POS)

○ クロック

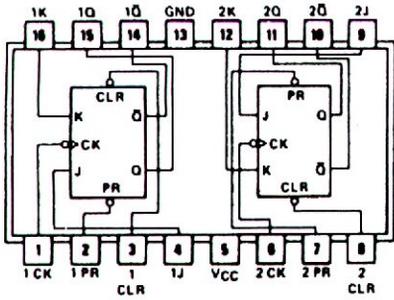
データ



7474, 74LS74, 74S74

7476

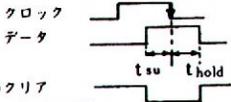
Dual JK-FF (Neg Edge Trig, Set, Reset, Pos/Neg Out)



○マスタスレーブ型 (7476)



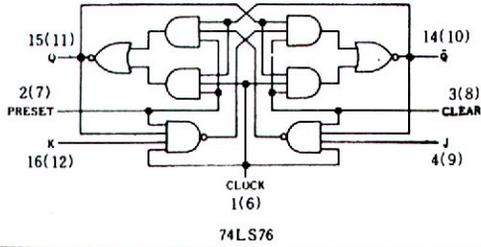
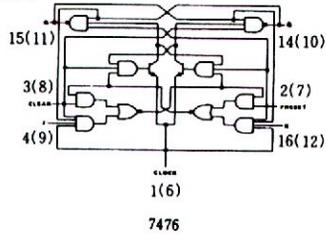
○ネガティブリーディングエッジトリガ (74LS76)



○クリア (プリセット)

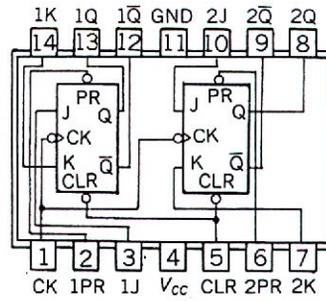
N, LS共通

○7473の項参照



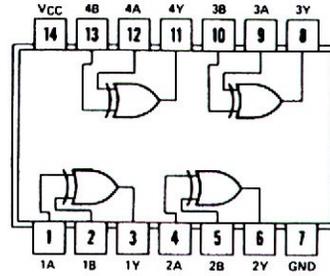
74LS78

Dual JK-FFs with Preset and Clear (common clear/clock)



7486

Quad 2-Input ExOR Gates



$$\circ Y = A \oplus B = \bar{A}B + A\bar{B}$$

74112

Dual JK-FF (Neg Edge Trig, Set, Reset, Pos/Neg Out)

